

На правах рукописи

ПАВЛОВ ПАВЕЛ АЛЕКСАНДРОВИЧ

**НАУЧНО-МЕТОДИЧЕСКИЙ АППАРАТ ПОВЫШЕНИЯ
ДОСТОВЕРНОСТИ ФУНКЦИОНИРОВАНИЯ АРИФМЕТИКО-
ЛОГИЧЕСКИХ УСТРОЙСТВ ПРОЦЕССОРОВ СИСТЕМ
УПРАВЛЕНИЯ И ОБРАБОТКИ ИНФОРМАЦИИ**

Специальности:

05.13.01 – Системный анализ, управление и обработка информации
(в науке и промышленности),

05.13.05 – Элементы и устройства вычислительной техники и систем
управления.

АВТОРЕФЕРАТ

диссертации на соискание ученой степени
кандидата технических наук

Соискатель

Серпухов - 2013 г.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность исследований. Современное развитие народного хозяйства характеризуется широким внедрением систем управления и обработки информации (СУОИ).

Объектами управления довольно часто являются сложные технические системы ответственного назначения (банковские электронные сети, системы управления движением транспортных средств, правительственные системы связи, элементы технических систем безопасности и т.д.).

Так как выдача ошибочного управляющего воздействия СУОИ может привести к значительному ущербу, а в ряде случаев и к катастрофическим последствиям, то одной из наиболее важных характеристик данных систем является достоверность функционирования.

Традиционные способы обработки информации в рассматриваемых системах связаны с процедурой сравнения различных величин между собой, определением среднего уровня величин, их представления и т.п.

Выполнение данных операций возлагается на ЭВМ, которые являются функциональным ядром систем управления и обработки информации.

В связи с тем, что ЭВМ, кроме выполнения основной функции управления и обработки информации осуществляют контроль и диагностику для обнаружения отказов и сбоев системы, достоверность функционирования современных СУОИ во многом определяется достоверностью функционирования ЭВМ, основным устройством которой является процессор, включающий арифметико-логическое устройство (АЛУ).

В процессе эксплуатации на аппаратуру рассматриваемых систем действует ряд независимых один от другого факторов, которые приводят к возникновению ошибок в обрабатываемой информации.

Прежде всего, происходит старение элементов. На работу системы также влияют флуктуационные колебания, связанные с изменением величин нагрузки, электромагнитные наводки, изменение значений питающих напряжений и, возможно, целенаправленные дестабилизирующие воздействия, причем АЛУ наиболее сильно подвержено их влиянию.

Так, на надежность работы процессоров большое влияние оказывает температура, причем до $+125^{\circ}\text{C}$ нагревается лишь небольшой участок процессора – арифметико-логическое устройство. Остальная часть процессора, включая память, нормально функционирует при вполне приемлемой для кристалла температуре (не выше $+65^{\circ}\text{C}$).

Эта ситуация усугубляется ещё и тем, что при использовании нанотехнологий – уменьшении физических размеров полупроводниковых компонентов, прежде всего, затворов транзисторов, неизбежно возникают сильные токи утечки, причём, чем выше тактовая частота и энергопотребление, тем больше токи утечки. В итоге возникает избыточное тепловыделение, и даже принятие мер по охлаждению процессора может привести к его перегреву и, следовательно, к отказам и сбоям.

Так как эффективность систем управления и обработки информации в значительной степени характеризуется достоверностью информации, которая

обрабатывается в данных системах, то особую актуальность приобретает вопрос обнаружения ошибок в устройствах обработки информации АЛУ процессоров.

Объектом исследования является АЛУ процессоров систем управления и обработки информации.

При создании данных устройств возникает необходимость повышения достоверности их функционирования в условиях воздействия естественных (грозовые разряды, космические лучи, электромагнитные поля и др.) и целенаправленных дестабилизирующих факторов и, следовательно, выбора методов обнаружения ошибок, наиболее полно удовлетворяющих основным требованиям, предъявляемым к средствам контроля:

- высокому значению вероятности обнаружения ошибок;
- низким аппаратным затратам (высокой вероятностью безотказной работы) схем контроля;
- низким временным затратам, характеризующим степень влияния средств контроля на быстродействие контролируемого устройства.

Обобщенным показателем, характеризующим методы контроля информации, включающим рассмотренную совокупность показателей, является достоверность функционирования $P_{\phi}(t)$:

$$P_{\phi}(t) = [P_{исх}(t)P_{к}(t) + P_1P_{обн1}(1 - P_{исх}(t)P_{к}(t) + P_2P_{обн2}(1 - P_{исх}(t)P_{к}(t))]P_{ро}, \quad (1)$$

- где $P_{обн1}$ - вероятность обнаружения одиночных ошибок;
 $P_{обн2}$ - вероятность обнаружения двойных ошибок;
 $P_{исх}(t)$ - вероятность безотказной работы исходной схемы;
 $P_{к}(t)$ - вероятность безотказной работы схемы контроля;
 $P_{ро}(t)$ - вероятность безотказной работы решающего органа;
 P_1 - вероятность возникновения одиночной ошибки;
 P_2 - вероятность возникновения двойной ошибки.

Большой вклад в обеспечение надежности и достоверности функционирования дискретных устройств внесли работы С.М. Доманицкого, Г.В. Дружинина, А.М. Гаврилова, А.Д. Закревского, Б.М. Кагана, А.М. Половко, В.В. Сапожникова, И.А. Ушакова и других ученых.

Структурные методы обнаружения ошибок, включающие: поэлементное резервирование, дублирование, парафазную логику, мажоритарный метод, логику с переплетением, имеют высокую обнаруживающую способность, однако требуют больших аппаратных затрат.

Методы аппаратного контроля, включающие методы контроля по модулю и коды, обнаруживающие и исправляющие ошибки, в отличие от структурных методов резервирования, позволяют решать данную задачу при меньших аппаратных затратах резервного оборудования.

Вопросам использования корректирующих кодов для построения отказоустойчивых вычислительных систем посвящены работы А.М. Гаврилова, В.А. Дементьева, С.Г. Данилюка, В.В. Зеленевского, А.И. Кострыкина, Н.Д. Путинцева, Ю.А. Романенко, Ю.Л. Сагаловича, Е.С.

Согомоняна, Я.А. Хетагурова, О.В. Хоруженко, А.Н. Царькова, В.А. Цимбала, С.Н. Шиманова, Н.С. Щербакова и других ученых.

Среди зарубежных работ в области использования корректирующих кодов для решения вопросов обеспечения надёжности и достоверности функционирования дискретных устройств, большое значение имеют труды фон Неймана, Мура и Шеннона, Ф.Дж. Мак-Вильямс, Э. Берлекэмп, У. Питерсона, однако в данных работах недостаточно исследованы вопросы обнаружения ошибок в устройствах обработки информации на основе линейных кодов.

Предметом исследования являются методы повышения достоверности функционирования АЛУ процессоров на основе контроля информации по модулю и кодов, обнаруживающих и исправляющих ошибки.

Для обнаружения ошибок в устройствах хранения информации наиболее широко используется контроль по $\text{mod } 2$ (контроль на четность), который позволяет обнаруживать одиночные (нечетные) ошибки и требует минимальных аппаратурных и временных затрат по отношению к известным методам обнаружения ошибок.

Недостатком данного метода является низкая обнаруживающая способность, так как при его использовании обнаруживаются нечетные ошибки, т.е. только 50% возможных ошибок.

В то же время опыт эксплуатации дискретных устройств показывает, что наиболее вероятным событием является возникновение одиночных и двойных ошибок (на одиночные ошибки приходится до 80%, на двойные ошибки - до 20-25% и на ошибки прочей кратности - до 2%), т.е. основным недостатком метода контроля на четность является невозможность обнаружения двойных ошибок.

Для АЛУ процессоров вероятность появления кратных ошибок существенно возрастает, например, из-за отсутствия сигнала переноса в сумматоре при наличии одиночной ошибки в разряде одного из слагаемых.

Контроль информации по $\text{mod } 3$ позволяет обнаруживать все одиночные ошибки и 50% двойных и может использоваться для обнаружения ошибок не только в устройствах хранения информации, но и в АЛУ процессора при выполнении арифметических операций.

Увеличение модуля позволяет повысить обнаруживающую способность двойных ошибок, однако при этом происходит значительное увеличение аппаратурных и временных затрат. Кроме этого, требуется увеличение контрольных разрядов для формирования остатка.

Недостатком контроля по модулю являются большие временные затраты, связанные с задержкой прохождения сигнала в схеме сверток, и невозможностью коррекции ошибок АЛУ при выполнении логических операций.

Наиболее эффективным способом повышения достоверности функционирования дискретных устройств является использование линейных кодов, корректирующих одиночные ошибки и требующих для этих целей увеличения количества оборудования всего на 10...30%.

Применение циклических кодов нежелательно, так как они реализуют последовательный метод декодирования, требующий больших временных затрат, что не всегда приемлемо для СУОИ, работающих в реальном масштабе времени.

Для защиты функционального ядра системы, работающего в реальном масштабе времени, могут быть использованы только линейные коды.

Однако в настоящее время существует проблема использования корректирующих линейных кодов для защиты устройств преобразования информации, которая заключается в следующем:

- корректирующие коды широко используются только для обнаружения ошибок устройств хранения и передачи информации;
- не существует методов использования корректирующих кодов для повышения достоверности функционирования преобразователей информации (сумматоров, регистров сдвига, логических операций: И, ИЛИ, НЕ, суммирования по mod2).

Кроме этого, обнаружение кратных ошибок на основе линейных кодов приводит к резкому увеличению избыточности кода и большим аппаратурным затратам на кодирование и декодирование информации. Так, например, аппаратурные затраты на коррекцию одиночной ошибки составляют 30% относительно исходного дискретного устройства, двукратной - 100%, при коррекции ошибки большей кратности возникает проблема «сторожа над сторожем», т.е. аппаратурные затраты контролирующего устройства становятся больше аппаратурных затрат контролируемого устройства.

Данное обстоятельство не только не позволяет получить требуемый уровень достоверности функционирования устройства, но и приводит к снижению данного показателя.

Таким образом, существует **противоречие** между необходимостью повышения достоверности функционирования АЛУ процессоров и ростом аппаратурных и временных затрат, связанных с этой целью.

С учетом вышеизложенного, принципиальным подходом, разрешающим данное противоречие, является выбор метода построения линейного кода, обнаруживающего ошибки заданной кратности при минимальных временных и аппаратурных затратах, и адаптации данного метода кодирования для обнаружения ошибок АЛУ процессора при выполнении арифметических и логических операций.

Научная задача исследований заключается в разработке правил адаптации линейного кода для обнаружения одиночных и двойных ошибок устройств обработки информации АЛУ, обеспечивающих выполнение условия при ограничениях на аппаратурные и временные затраты:

$$P(t) \geq P_{TP}(t) \text{ и } P_{ОБН1} = 100\%, P_{ОБН2} = P_{ОБН2TP} \cdot C_{МИН} \cdot t_{МИН} \cdot r_{МИН}, \quad (2)$$

где $P(t)$ – достоверность функционирования АЛУ процессоров систем обработки информации и управления;

$P_{TP}(t)$ – требуемое значение достоверности функционирования;

$C_{\text{мин}}$ – аппаратные затраты на кодирование и декодирование информации;

$t_{\text{мин}}$ – время кодирования и декодирования информации;

$P_{\text{обн1}}$ – вероятность обнаружения одиночных ошибок;

$P_{\text{обн2}}$ – вероятность обнаружения двойных ошибок;

$r_{\text{мин}}$ – число контрольных разрядов.

Цель диссертации – повышение достоверности функционирования АЛУ процессоров с минимальными аппаратными и временными затратами на обнаружение ошибок.

Методы исследования. При решении стоящей научной задачи использованы теоретические методы исследований, основанные на научных положениях: теории кодирования, теории надежности, теории дискретных автоматов.

Результаты, представляемые к защите:

1. Совокупность правил формирования контрольных разрядов линейного кода для контроля арифметических и логических операций АЛУ процессоров.

2. Методические рекомендации по технической реализации результатов исследований при построении АЛУ повышенной достоверности функционирования процессоров СУОИ.

Научная новизна результатов заключается в том, что:

1. Впервые выявлены закономерности, определяющие соотношения между арифметико-логическими операциями и значениями контрольных разрядов линейного кода относительно данных операций, позволяющие сформулировать правила получения значений поправок к контрольным разрядам кода для обнаружения ошибок заданной кратности в АЛУ процессоров при наименьших аппаратных и временных затратах.

2. Разработаны методические рекомендации по технической реализации результатов исследований при построении АЛУ повышенной достоверности функционирования процессоров СУОИ, включающие основные положения методики адаптации линейного кода для контроля арифметических и логических операций, алгоритм использования предлагаемых правил кодирования информации, функциональную модель и конструктивные элементы АЛУ процессоров, обеспечивающие заданное значение достоверности функционирования рассматриваемого устройства при наименьшей информационной, аппаратной и временной избыточности и позволяющие:

- обнаруживать 100% одиночных ошибок и более 50% двойных ошибок при использовании двух контрольных разрядов (имеет большую обнаруживающую способность по отношению к контролю по mod3, требующему такое же количество контрольных разрядов) при минимальных временных затратах (соизмеримых с временными затратами при контроле на четность);

- для обнаружения требуемого процента двойных ошибок, по отношению к линейным кодам, имеет меньшую информационную избыточность за счет ограничения числа контрольных разрядов путем

выбора дополнительных проверок, имеющих наибольшую обнаруживающую способность.

Практическая значимость результатов заключается в повышении достоверности функционирования АЛУ за счет обнаружения 100% одиночных ошибок и более 50% двойных ошибок при использовании минимальной информационной избыточности (двух контрольных разрядов), сокращении аппаратурных затрат и увеличения более чем в четыре раза быстродействия средств контроля.

Достоверность полученных результатов подтверждается применением широко известных частных научных результатов, обоснованием и доказательством впервые полученных результатов, ясной физической интерпретацией полученных результатов и их непротиворечивостью с существующими методами обнаружения ошибок.

Апробация работы.

Основные положения диссертационной работы докладывались и обсуждались на 9 международных и межрегиональных НТК (в городах: Москва, Владимир-Суздаль, Воронеж, Калуга, Протвино, Серпухов).

Публикации. Результаты работы отражены в 42 научных трудах, в том числе в 12 статьях, опубликованных в изданиях, входящих в Перечень журналов ВАК («Известия Института инженерной физики», «Измерительная техника», «Контроль. Диагностика», «Метрология»); 5 статьях, переведенных и изданных в академических научных журналах за рубежом; в 8 патентах на изобретения и в 8 патентах на полезные модели.

Результаты научных исследований реализованы:

- при разработке устройств обработки информации повышенной достоверности функционирования в: ФГУП «Калужский научно-исследовательский институт телемеханических устройств» (г. Калуга);
- ОАО «Воронежский опытный завод программной продукции» (г. Воронеж).

Диссертационная работа состоит из введения и трех глав.

Во введении проводится обоснование актуальности научных исследований, осуществлена постановка научной задачи, сформулирована цель научных исследований и приведены краткие сведения о структуре диссертационной работы.

В первой главе проводится аналитический обзор построения АЛУ процессоров систем управления и обработки информации.

Проведено исследование причин отказов и сбоев СУОИ. Выявлено, что наиболее вероятными ошибками процессора являются одиночные и двойные ошибки.

Обоснованы требования к методам обнаружения ошибок в АЛУ процессоров и определены основные показатели эффективности средств контроля, к которым относятся:

- обнаруживающая способность метода контроля;
- временные и аппаратурные затраты.

Проведен анализ существующих методов обнаружения ошибок АЛУ, в результате которого обоснована необходимость разработки правил

кодирования информации для контроля арифметических и логических операций АЛУ процессоров на основе линейного кода, позволяющего обнаруживать 100% одиночных ошибок и заданного значения процента двойных ошибок при минимальных временных и аппаратурных затратах (соизмеримых с временными и аппаратурными затратами при использовании контроля на четность).

Вторая глава посвящена разработке правил кодирования информации для контроля арифметических и логических операций на основе линейных кодов.

Осуществлен выбор метода контроля устройств обработки информации, требующего для заданной обнаруживающей способности, наименьшей информационной избыточности, аппаратурных и временных затрат, которым является метод контроля информации с введением дополнительных контрольных проверок.

Выбранный для контроля дискретной информации метод реализует следующие правила формирования двух основных проверок (двух основных контрольных разрядов).

Правило 1. Двоичный набор разбивается на блоки информации (пусть число информационных разрядов кратно трем) по три разряда в каждом блоке (блоки информации в двоичном наборе разделены запятыми)

$$Y = x_1x_2x_3, y_1y_2y_3, \dots, z_1z_2z_3. \quad (3)$$

Правило 2. Проводится формирование значений двух контрольных разрядов :

$$\begin{aligned} r_1 &= x_1 \oplus x_2 \oplus y_1 \oplus y_2 \oplus \dots \oplus z_1 \oplus z_2 \\ r_2 &= x_2 \oplus x_3 \oplus y_2 \oplus y_3 \oplus \dots \oplus z_2 \oplus z_3 \end{aligned} \quad (4)$$

В результате имеем кодовый набор: $Y_k = x_1x_2x_3, y_1y_2y_3, \dots, z_1z_2z_3, r_1, r_2$.

Если значения переданных контрольных разрядов и сформированных относительно полученного двоичного набора неодинаковы, то это свидетельствует о наличии ошибки.

Представленный линейный код обнаруживает 100% одиночных ошибок и, в зависимости от числа информационных разрядов, следующий процент двойных ошибок: в шестизрядном двоичном коде - $P_{06}=75\%$, для девятиразрядного двоичного кода - $P_{09}=74,5\%$, для двенадцатизрядного - $P_{012}=74\%$, пятнадцатизрядного - $P_{015}=73\%$, восемнадцатизрядного - $P_{018}=72\%$, двадцатиоднозрядного - $P_{021}=70\%$, для двадцатичетырехзрядного - $P_{024}=69,5\%$, для двадцати семиразрядного - $P_{027}=69\%$,, для шестидесятиразрядного - $P_{060}=67\%$.

Таким образом, предлагаемый метод при использовании его для обнаружения ошибок устройств обработки информации АЛУ процессоров СУОИ имеет большую обнаруживающую способность, чем широко используемый для этих целей контроль по модулю три (обнаруживающий

50% двойных ошибок, требующий такое же число контрольных разрядов и гораздо больших временных затрат).

При необходимости получение требуемого процента обнаружения двойных ошибок достигается рациональным введением дополнительных контрольных разрядов повышенной обнаруживающей способности по правилу:

Правило 3. Строится матрица необнаруживаемых двойных ошибок;

Правило 4. Формируется необходимое число дополнительных проверок, включая первую дополнительную проверку, на которой осуществляется суммирование по mod2 $k/2$ старших информационных разрядов (обнаруживает наибольшее количество ошибок, не обнаруживаемых на двух основных контрольных разрядах и оказывающих наибольшее влияние на погрешность вычислений), а последующие проверки формируются относительно оставшихся ошибочных наборов, используя минимальное число разрядов, на которых ошибка появляется.

Сравнительная оценка аппаратных и временных затрат, необходимых для обнаружения одиночных и двойных ошибок выбранным методом с наиболее широко используемыми способами: контролем на четность, контролем по модулю три, контролем по модулю пять (соответственно контролем по mod2, mod3, mod5), кодом Хемминга на примере обнаружения ошибок в двенадцатиразрядном двоичном наборе, представлена в таблице 1.

Таблица 1. - Сравнительное значение показателей, характеризующих используемый метод контроля информации и существующие методы

Наименование методов	Показатели эффективности методов контроля				
	$P_{обн1}$	$P_{обн2}$	r_0	τ	C_0
Контроль на четность (mod2)	1	-	1	10	4092
mod3	1	0,5	2	38	8188
mod5	1	0,75	3	-	-
Код Хемминга	1	0,18	5	8	20260
Модифицированный код Хемминга	1	1	6	12	24440
ПМ2(2 контр. разр.)	1	0,74	2	10	8120
ПМ2 _{М1}	1	0,9	3	10	12164
ПМ2 _{М2}	1	0,975	4	10	16208
ПМ2 _{М3}	1	1	5	10	20228

Примечания:

аппаратурные затраты выражены через простейшие двухвходовые логические элементы;

временные затраты выражены через время τ - время прохождения сигнала через простейший логический элемент;

$P_{обн1}$ – вероятность обнаружения одиночных ошибок;

$P_{обн2}$ – вероятность обнаружения двойных ошибок;

r_0 – число контрольных разрядов;

τ -временные затраты решающего органа;

C_0 – общие аппаратные затраты оборудования на организацию контроля информации;

ПМ2 –используемый метод контроля информации с двумя контрольными разрядами;

ПМ2_{М1}- модифицированный метод контроля информации с двумя контрольными разрядами и одним дополнительным контрольным разрядом;

ПМ2_{М2}- модифицированный метод контроля информации с двумя контрольными разрядами и двумя дополнительными контрольными разрядами;

ПМ2_{М3}- модифицированный метод контроля информации с двумя контрольными разрядами и тремя дополнительными контрольными разрядами.

На рисунке 1. представлены зависимости, характеризующие достоверность функционирования рассматриваемого устройства при его контроле предлагаемым методом и существующими методами.

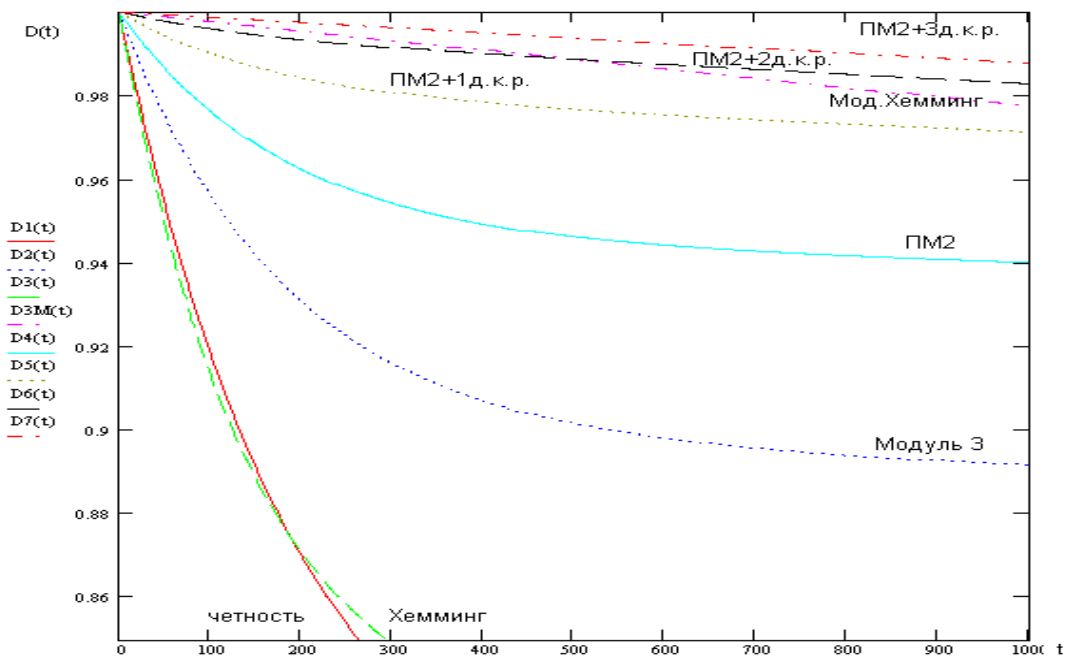


Рисунок 1 – Сравнительная оценка достоверности функционирования вариантов предлагаемого метода обнаружения ошибок с существующими методами

Разработана совокупность правил кодирования информации (выносимых на защиту), выражающих определенные закономерности формирования контрольных разрядов линейного кода для контроля

арифметических и логических операций (его адаптация для данных операций), включающая:

Правило 5. Формирование контрольных разрядов при выполнении арифметических операций осуществляется путем прибавления поправки Π_k к значению суммы по $\text{mod}2$ контрольных разрядов $S_{k \text{ mod}2}$, полученной на основе кодирования информации, учитывающей переносы S_{Π} выбранным методом кодирования.

Пример. Допустим, требуется сложить два шестиразрядных числа:

$$\begin{array}{r} A_K = 001100 \quad 11 \\ + B_K = 001111 \oplus 01 \\ \hline \Pi_K = \quad \quad \quad 10 \\ S_K = 011011 \quad 00 \end{array}$$

Для рассматриваемого примера, кодирование значения переносов $S_{\Pi}=011000$ предлагаемым методом даст значение поправки $\Pi_K=10$.

Поразрядное сложение по $\text{mod}2$ значения $S_{k \text{ mod}2} = 10$ и значения поправки $\Pi_K=10$ даст правильное значение контрольных разрядов для полученной арифметической суммы. В результате, имеем правильный кодовый набор суммы: $S_K=011011 \ 00$.

Для обнаружения ошибок при выполнении логических операций используем следующее правило кодирования информации.

Правило 6. Формирование контрольных разрядов при выполнении операции сложения по $\text{mod}2$ осуществляется на основе суммы по $\text{mod} 2$ значений контрольных разрядов (поправка к значению контрольных разрядов не формируется).

Пример. Сложение кодовых наборов по $\text{mod} 2$ даст результат:

$$\begin{array}{r} A_K=001100 \ 11 \\ \oplus B_K=001111 \ 01 \\ \hline S_{\text{mod}2}=000011 \ 10 \end{array}$$

Результат сложения по $\text{mod} 2$ контрольных разрядов слагаемых соответствует результату сложения по $\text{mod} 2$ информационных разрядов рассматриваемых слагаемых.

Правило 7. Формирование контрольных разрядов при выполнении операции сдвиг вправо осуществляется на основе создания поправки относительно исходного значения информационных разрядов следующим образом: $x_1=0 \oplus y_3$; (0, если в младший разряд не переносится единица из другого регистра, в противном случае $x_1=y_1^i \oplus y_3$, где y_1^i значение сигнала переноса из другого регистра, например, в младший разряд регистра дополнительного из старшего разряда регистра сумматора при выполнении операции умножения) $x_2=y_3 \oplus y_2$, $x_3=y_1 \oplus y_2$ и кодированием полученного набора $x_1 \ x_2 \ x_3$ предлагаемым методом.

Сложение по mod2 исходного значения контрольных разрядов с значением поправки при сдвиге вправо (влево) даст правильное значение контрольных разрядов при сдвиге информационных разрядов.

Пример. При сдвиге вправо $A_K=001\ 01$ (при отсутствии переноса из другого регистра) получим $A_{KP}=000\ 01$. Используя правило 7, получим: $x_1=1$; $x_2=1$; $x_3=0$, соответственно, значение поправки $ПП=01$. Сложение по mod2 исходного значения контрольных разрядов со значением поправки даст правильное значение контрольных разрядов при сдвиге информационных разрядов вправо: $S_{СП}=000\ 00$.

Правило 8. При сдвиге информационных разрядов влево значение поправки формируются на основе кодирования выбранным методом значений разрядов двоичного набора, полученного относительно исходного значения информационных разрядов по правилу $x_1=y_1 \oplus y_2$; $x_2=y_2 \oplus y_3$; $x_3=y_1^i \oplus y_3$ ($x_3=y_1^i \oplus y_3$, где y_1^i значение сигнала переноса младшего разряда одного регистра в старший разряд другого).

Пример. Пусть требуется провести операцию сдвига влево (при отсутствии переноса из другого регистра) на один разряд для двоичного набора $A_K=001\ 01$, в результате получим кодовый набор: $A_{KL}=010\ 01$, у которого значение контрольных разрядов не соответствует полученному результату (значению контрольных разрядов, равного 11).

Используя правило 8, получим кодовый набор ($x_1=0$, $x_2=1$, $x_3=1$), относительно которого значение поправки P_L равно 10.

Сложение по mod2 исходного значения контрольных разрядов со значением поправки даст правильное значение контрольных разрядов при сдвиге информационных разрядов влево: $S_{СЛ}=010\ 11$.

Правило 9. Формирование контрольных разрядов при выполнении операции ИЛИ осуществляется на основе сложения по mod2 полученных значений контрольных разрядов и значения поправки, сформированной на основе кодирования информации, полученной при выполнении логической операции И относительно информационных разрядов.

Пример. Допустим, требуется выполнить логическую операцию ИЛИ относительно двух шестизначных числа: $A_K=001100\ 11$ и $B_K=001111\ 01$, которые будут записаны в устройстве хранения информации.

Логическое сложение информационных разрядов кодовых наборов и сложение по mod 2 контрольных разрядов даст результат:

$$S_{\text{или}} = \begin{array}{r} 001\ 100\ \ 11 \\ 001\ 111\ \oplus\ 01 \\ \hline 001\ 111\ \ 10 \end{array}$$

Для формирования поправки построим двоичный набор, используя операцию логическую И относительно информационных разрядов рассматриваемых чисел, в результате получим кодовый набор: 001100.

Кодирование полученного двоичного набора выбранным методом кодирования даст значения поправки к контрольным разрядам при выполнении операции ИЛИ: $P_{ИЛИ}=11$.

Сложение по mod2 полученного значения контрольных разрядов со значением поправки даст правильное значение контрольных разрядов для рассматриваемой операции.

$$\begin{array}{r} S_{И} \oplus 001\ 111\ 10 \\ \underline{P_{ИЛИ} = 11} \\ S_{ИЛИ} P = 001\ 111\ 01 \end{array}$$

Правило 10. Формирование контрольных разрядов при выполнении операции И осуществляется на основе сложения по mod2 полученных значений контрольных разрядов и значения поправки, сформированной на основе кодирования информации, полученной при выполнении логической операции ИЛИ относительно информационных разрядов.

Рассмотрим основные положения контроля операции И на примере. Допустим, требуется выполнить логическую операцию И относительно двух шестизрядных чисел: $A_K=001100\ 11$ и $B_K=001111\ 01$.

Логическое умножение информационных разрядов кодовых наборов и сложение по mod 2 контрольных разрядов даст результат:

$$\begin{array}{r} 001\ 100 \oplus 11 \\ 001\ 111 \quad 01 \\ \hline S_{И} = 001\ 100 \quad 10 \end{array}$$

Используя правило 8 (выполняя кодирование информации относительно логической операции ИЛИ), получим двоичный набор: 001 111 и значение поправки $P_{И}=01$.

Сложение по mod2 полученного значения контрольных разрядов со значением поправки даст правильное значение контрольных разрядов для рассматриваемой операции.

$$\begin{array}{r} S_{И} = 001\ 100\ 10 \\ \oplus \quad \underline{P_{И} = 01} \\ S_{ИП} = 001\ 100\ 11 \end{array}$$

Правило 11. Значения контрольных разрядов при выполнении логической операция НЕ имеют правильное значение (при выполнении операции НЕ не требуется поправка).

Пример. Допустим, требуется выполнить логическую операцию НЕ для кодового набора: $A_K=001100\ 11$, т.е. в результате инвертирования получим кодовый набор $A_{КИ}=110\ 011\ 11$, у которого значения контрольных разрядов соответствуют правильному значению.

Разработанная совокупность правил позволяет использовать линейный код для контроля арифметических и логических операций.

В третьей главе проводится разработка методических рекомендаций по технической реализации результатов исследований для построения АЛУ повышенной достоверности функционирования процессоров СУОИ.

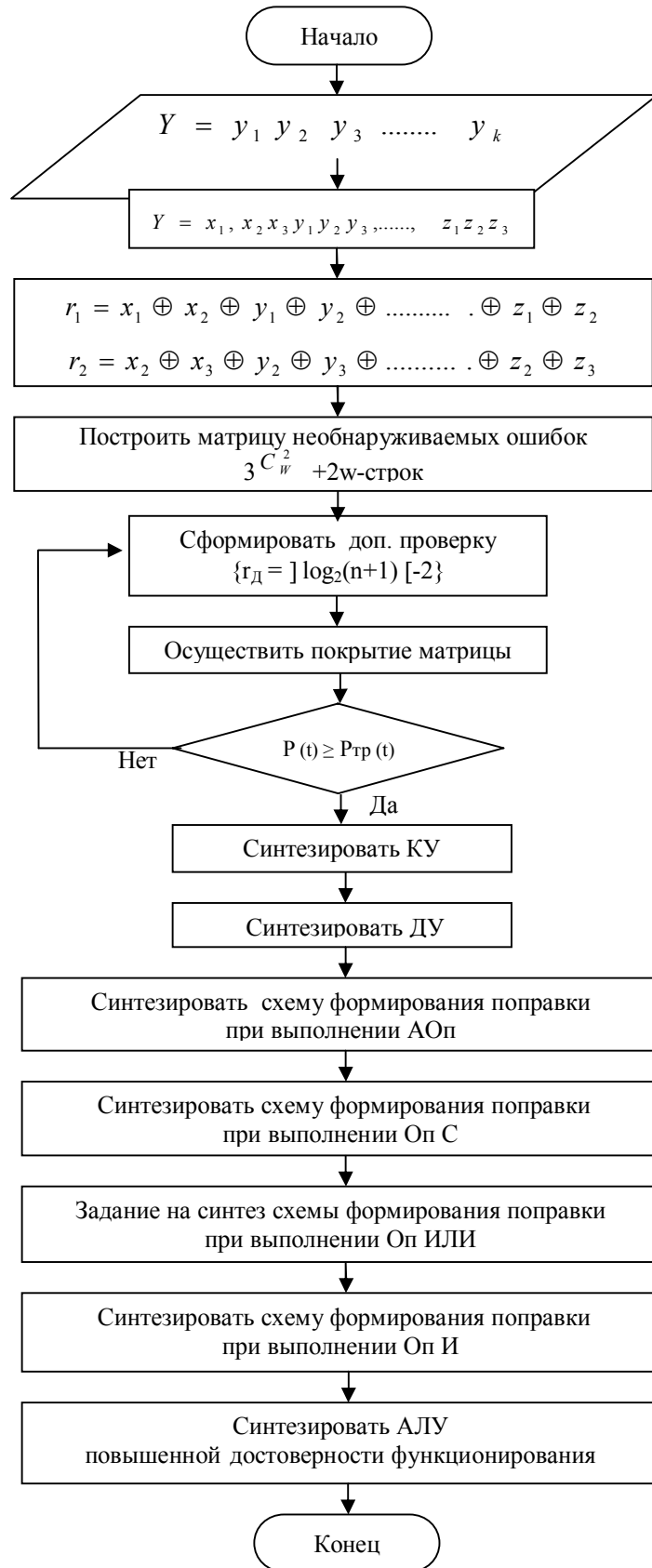


Рисунок 2 – Блок-схема алгоритма построения АЛУ процессора повышенной достоверности функционирования

Разработаны основные положения методики адаптации линейного кода для контроля арифметических и логических операций и алгоритм использования предлагаемых правил кодирования информации для построения АЛУ повышенной достоверности функционирования СУОИ (рисунок 2).

Построена функциональная модель АЛУ процессора повышенной достоверности функционирования.

Разработаны конструктивные узлы формирования проверочных разрядов для контроля арифметических и логических операций.

Проведена оценка аппаратурных и временных затрат средств контроля рассматриваемых операций, показывающая что данные показатели имеют наименьшие значения относительно существующих методов обнаружения ошибок в АЛУ.

Спроектированы основные конструктивные элементы АЛУ процессора повышенной достоверности функционирования. Получены математические выражения для оценки аппаратурных и временных затрат при использовании предлагаемых правил кодирования информации.

Разработанные методические рекомендации по технической реализации результатов исследований позволяют обеспечить требуемое значение достоверности функционирования АЛУ процессоров СУОИ при наименьших аппаратурных и временных затратах.

Основные результаты исследования

При проведении научных исследований получены следующие основные результаты:

1. Проведен анализ основных факторов, воздействующих на аппаратуру систем управления и обработки информации, и обоснована необходимость повышения достоверности функционирования рассматриваемой аппаратуры, в частности устройств обработки информации АЛУ процессоров.

2. Обоснованы требования к методам обнаружения ошибок в АЛУ процессора СУОИ и определены основные показатели эффективности средств контроля, к которым относятся: обнаруживающая способность метода контроля, временные и аппаратурные затраты.

3. Проведен анализ существующих методов контроля информации и обоснована целесообразность адаптации линейного кода для обнаружения ошибок в АЛУ процессоров СУОИ.

4. Проведен обоснованный выбор метода обнаружения ошибок на основе линейного кода с дополнительным введением контрольных разрядов.

5. Разработана совокупность правил формирования контрольных разрядов линейного кода для контроля арифметических и логических операций АЛУ процессоров.

6. Разработаны методические рекомендации по технической реализации результатов исследований при построении АЛУ повышенной достоверности функционирования процессоров СУОИ.

7. Разработана функциональная модель процессора повышенной достоверности функционирования, реализующая предлагаемые правила кодирования информации для обнаружения ошибок при выполнении арифметических и логических операций.

8. Разработаны конструктивные элементы процессора повышенной достоверности функционирования.

9. Получены математические выражения для оценки аппаратурных и временных затрат при использовании предлагаемого метода обнаружения ошибок, подтверждающие, что предлагаемый метод обнаружения ошибок при выполнении арифметических и логических операций требует минимальных аппаратурных и временных затрат по сравнению с существующими методами.

10. Разработаны основные положения методики повышения достоверности функционирования устройств обработки информации АЛУ процессоров.

Полученные научные результаты свидетельствуют о решении научной задачи, имеющей существенное значение для повышения достоверности функционирования систем управления и обработки информации и, следовательно, для экономики и обеспечения обороноспособности страны.

Перспективным направлением дальнейшей разработки темы являются исследования, направленные на обеспечение отказоустойчивости устройств обработки информации АЛУ процессоров систем управления и обработки информации.

СПИСОК ОСНОВНЫХ ПУБЛИКАЦИЙ ПО ТЕМЕ ДИССЕРТАЦИИ

Статьи, опубликованные в рецензируемых журналах, входящих в перечень ВАК

1. Павлов П.А. Обнаружение и коррекция ошибок в устройствах хранения и передачи данных телекоммуникационных систем.// Известия института инженерной физики – 2012. -№1(23). - С. 51-57.
2. Павлов П.А. Царьков А.Н., Хоруженко О.В. и др. Метод контроля выполнения арифметических операций ЭВМ в автоматизированных системах контроля и измерения.// Измерительная техника – 2008.-№3.- С. 24-29.
3. Павлов П.А., Павлов А.А., Царьков А.Н., Хоруженко О.В., Смирнов Д.В. Функционально-кодовый контроль ошибок в автоматизированных системах измерительной техники. // Измерительная техника -2009.- № 9.- С. 3-5.
4. Павлов П. А., Царьков А.Н., О. В. Хоруженко. Метод контроля ошибок в устройствах хранения и передачи информации автоматизированных систем измерительной техники. // Измерительная техника – 2010. - № 11.- С. 21-25.
5. Павлов П.А., Царьков А.Н., Хоруженко О.В. Метод контроля ошибок в устройствах хранения и передачи информации телекоммуникационных систем.// Контроль. Диагностика – 2011. -№ 2(152).- С. 69-71.
6. Павлов П.А., Павлов А.А., Царьков А.Н., Хоруженко О.В. Метод контроля АЛУ при выполнении арифметических и логических операций.// Контроль. Диагностика – 2011.- № 3(153).- С. 48-54.

7. Павлов П.А., Царьков А.Н., Хоруженко О. В. Контроль процессора в автоматизированных измерительных системах.// Измерительная техника – 2011.-№2.- С. 54-60.
8. Павлов П.А., Борисов К.Ю., Павлов А.А., Царьков А.Н., Хоруженко О.В. Рациональное кодирование информации для обнаружения ошибок в устройствах хранения и передачи информации измерительной техники .// Измерительная техника – 2011.-№12.- С. 22-25.
9. Павлов П.А., Царьков А.Н., Борисов К.Ю., Павлов А.А., Хоруженко О.В. Метод построения линейных кодов, обнаруживающих и корректирующих ошибки в байтах информации.//Метрология-2011.-№10.- С.3-16.
10. Павлов П.А., Царьков А.Н., Борисов К.Ю., Павлов А.А., Хоруженко О.В. Анализ эффективности методов обнаружения ошибок в устройствах хранения информации телекоммуникационных систем.// Контроль. Диагностика – 2012.- № 1 (152).- С. 71-76.
11. Павлов П.А., Царьков А.Н., Борисов К.Ю., Павлов А.А., Хоруженко О.В. Выбор системы кодирования для обнаружения ошибок в устройствах хранения информации телекоммуникационных систем.// Контроль. Диагностика – 2012. -№ 2 (153).- С. 62-64.
12. Павлов П.А., Царьков А.Н., Борисов К.Ю., Павлов А.А., Хоруженко О.В. Оценка эффективности методов обнаружения ошибок в устройствах хранения информации измерительной техники.// Измерительная техника-2012.-№3.- С. 33-35.

Статьи, переведенные и изданные в научных журналах за рубежом

13. Functional code error monitoring in computerized data-acquisition systems P. A. Pavlov, A. A. Pavlov, A. N. Tsar'kov and O. V. Khoruzhenko Measurement Techniques, Springer New York, 2009, Volume 52, Number 9, Pages 891-894
14. A method of monitoring execution of arithmetic operations on computers in computerized monitoring and measuring systems P. A. Pavlov, E. V. Krekhov, A. A. Pavlov, and D. V. Smirnov, et al.Measurement Techniques, 2008, Volume 51, Number 3, Pages 237-241
15. Processor control in computerized data acquisition systems Pavlov A.A., Pavlov P.A., Tsar'kov A. N. et al Source: Measurement techniques Volume: 54.issue :2. pages: 123-128. Published: May 2011. Times cited 0(from Web of Science).
16. A Method of error monitoring information storage and transmission devices of computerized measurement equipment systems Authors: Pavlov P.A. Pavlov A.A., Tsar'kov A. N. et al Source: Measurement techniques Volume: 53.issue :11. pages: 1233-1235. Published: Feb 2011. Times cited 0 (from Web of Science).
17. Efficient encoding of information for detection of errors in the information storage and transmission devices of measurement instruments P.A. Pavlov, A. N. Tsarkov, K.Yu. Borisov, A.A. Pavlov and O. V. Khoruzhenko Measurement Techniques, March 2012, Volume 54, Number 12, Pages 1342-11345, DOI: 10.1007/s11018-012-98-93-2.

Патенты на изобретения и полезные модели

18. Патент на полезную модель № 76479 “Устройство памяти с обнаружением двойных ошибок”/ Павлов П.А., Бобков С.Г., Осипенко П.Н., от 04.04. 2008 г.

19. Патент на полезную модель № 76430 “Устройство памяти с обнаружением ошибок”/ Павлов П.А., Царьков А.Н., Бобков С.Г., Осипенко П.Н. от 04.04.2008 г.
20. Патент на полезную модель № 8359 “Отказоустойчивое устройство ускоренного умножения” / Павлов П.А., Царьков А.Н., Бобков С.Г., Осипенко П.Н., Хоруженко О.В. от 27.01.2009г.
21. Патент на изобретение № 2403615 “Устройство хранения и передачи информации с обнаружением двойных ошибок”/Павлов П.А., Царьков А.Н., Хоруженко О.В. и др.от 27.01.2009г.
22. Патент на полезную модель № 99624 “Устройство хранения и передачи информации” / Павлов П.А., Царьков А.Н., Хоруженко О.В. от 29.04.2010г.
23. Патент на полезную модель № 102407 “Процессор ЭВМ” / Павлов П.А., Царьков А.Н., Хоруженко О.В. от 22.07.2010г.
24. Патент на полезную модель № 102403 “Устройство хранения информации ”/Павлов П.А., Царьков А.Н. Хоруженко О.В. и др. от 08.07.2010г.
25. Патент на изобретение № 2417409 «Отказоустойчивый процессор» / Павлов П.А., Царьков А.Н., Аряшев С.И., Бобков С.Г., Василегин Б.В., Нагаев К.Д., Осипенко П.Н., Хоруженко О.В.от 27.04.11.
26. Патент на изобретение № 2421786 «Устройство хранения информации повышенной достоверности функционирования» /Павлов П.А., Павлов А.А., Царьков А.Н., Хоруженко О.В. от 20.06.11.
27. Патент на изобретение № 2422923 «Устройство хранения и передачи информации повышенной достоверности функционирования» /Павлов П.А., Царьков А.Н., Осипенко П.Н., Хоруженко О.В. от 27.06.11.
28. Патент на полезную модель № 106771 “Устройство хранения и передачи данных с исправлением ошибок в байте информации и обнаружением ошибок в байтах информации ”/ Павлов П.А., Царьков А.Н., Борисов К.Ю., Малофеев Ю.Г., Осипенко П.Н., Павлов А.А., Хоруженко О.В. от 20.07.2011г.
29. Патент на полезную модель № 107606 “Устройство хранения и передачи данных с исправлением одиночных ошибок в байте информации и обнаружением произвольных ошибок в байтах информации ”/ Павлов П.А., Царьков А.Н., Борисов К.Ю., Малофеев Ю.Г., Осипенко П.Н., Павлов А.А., Хоруженко О.В. от 20.08.2011г.
30. Патент на изобретение № 2439667 “Процессор повышенной достоверности функционирования”/ Бобков С.Г., Осипенко П.Н., Павлов А.А., Павлов А.А, Павлов П.А, Царьков А.Н., Хоруженко О.В. от 10.01.2012 г.
31. Патент на изобретение № 2448359 “Устройство хранения и передачи данных с исправлением ошибок в байте информации и обнаружением ошибок в байтах информации”/Борисов К.Ю., Малофеев Ю.Г., Осипенко П. Н., Павлов А.А., Павлов А.А., Павлов П.А., Царьков А.Н., Хоруженко О.В. от 20.04.2012 г.
32. Патент на изобретение № 2450331 “Устройство хранения и передачи данных с исправлением одиночных ошибок в байте информации и обнаружением произвольных ошибок в байтах информации”/

Павлов П.А., Царьков А.Н., Борисов К.Ю., Малофеев Ю.Г., Осипенко П. Н., Хоруженко О.В. от 10.05.2012 г.

33. Патент на изобретение № 2450332 “Устройство хранения информации с обнаружением одиночных и двойных ошибок”/ Бобков С.Г., Осипенко П.Н, Павлов А.А., Павлов А.А , Павлов П.А, Царьков А.Н., Хоруженко О.В. от 10.05.2012 г.

Тезисы докладов на НТК

34. Павлов П.А., Уткин В.К. Обнаружение двойных ошибок в устройствах хранения и передачи информации. /XXVII межрегиональная научно-техническая конференция «Проблемы эффективности и безопасности функционирования сложных технических и информационных систем». Серпуховский ВИ РВ, 2008г. С. 18-20.

35. Павлов П.А. Метод повышения достоверности функционирования арифметических преобразователей информации телекоммуникационных компьютерных сетей./IX Международная научная конференция «Перспективные технологии в средствах передачи информации – ПТСПИ-2011» 29 июня-1 июля 2011г. Владимир-Суздаль.-С.71-73.

36. Павлов П.А. Обнаружение ошибок в арифметических преобразователях информации телекоммуникационных компьютерных сетей./ XII Международная научно - техническая конференция «Кибернетика и высокие технологии XXI века» 11-13 мая 2011, Воронеж.

37. Павлов П.А. Контроль ошибок в логических преобразователях информации телекоммуникационных компьютерных сетей. НТК «Новые информационные технологии в связи и управлении» Калужский научно-исследовательский институт телемеханических устройств, Калуга 1-2 июня 2011г.-С.26-27.

38. Павлов П.А. Контроль ошибок в арифметических преобразователях информации телекоммуникационных компьютерных сетей./ Международный симпозиум «Надежность и качество 20011», Интеллектуальные компьютерные обучающие системы, Пензенский государственный университет, в г. Пензе с 23 по 02 июня 2011г.-С. 33-34.

39. Павлов П.А. Обнаружение ошибок в арифметических преобразователях информации телекоммуникационных компьютерных сетей./XXIX межрегиональная научно-техническая конференция «Проблемы эффективности и безопасности функционирования сложных технических и информационных систем». Серпуховский ВИ РВ, 2011 г.-С.51-54.

40. Павлов П.А., Борисов К.Ю., Хоруженко О.В. Оценка показателей эффективности методов контроля устройств хранения информации телекоммуникационных систем./ V-я Международная научно-практическая конференция «Информационные технологии в образовании, науке и производстве». Протвино, 2011 г.-С.45-48.

41. Павлов П.А. Контроль выполнения арифметических операций процессора ЭВМ./ Международный симпозиум «Надежность и качество 2012», Интеллектуальные компьютерные обучающие системы, Пензенский государственный университет, в г. Пензе с 21 по 31 мая 2012г.

42. Павлов П. А. Борисов К. Ю., Коррекция байтовых шибок с аддитивным формированием вектора ошибки // Системы управления космических аппаратов и комплексов ФГУП «НПЦ АП» им. Академика Н.А. Пилюгина: Тр. V- научн. конф. молодых специалистов и молодых работников. -М.,19 апр. 2012.- С.25-28.